|  |
| --- |
|  曲 阜 师 范 大 学 教 学 日 历 2015--2016 学年第 1 学期  |
| 开课单位\_\_\_\_信息科学与工程学院\_\_\_\_任课教师单位\_\_传媒学院\_\_课程名称:\_\_\_EDA技术\_ 课程性质\_\_\_\_专业课\_\_\_\_\_  |
| 任课教师：\_\_李秀霞\_\_\_ 职称：\_副教授\_\_ 授课专业\_电子信息与技术\_ 年级\_2013电子本科（1班）\_人数\_\_53\_\_本学期行课周数：\_\_18\_\_\_周学时\_\_3\_ |
| 课程总学时\_\_\_70\_本学期学时\_54\_讲授使用课时\_16\_\_实验（练习、实习见习、课堂讨论、测验或其他）使用课时\_34\_\_填表日期：\_\_2015.9.10\_ |
|  |  |  |  |  |  |  |  |  |  |  |
| 周次 | 日期 |  节次 | 课堂讲授 | 实验（练习、实习见习、课堂讨论、社会实践或其他） | 备注 |
| 讲授内容 | 教学方式方法手段 | 时数 |  题目或内容  | 时数 |
| 　 | 　 |  |  |  |  |  |  |
| 　 | 　 |  |  |
| 1 | 9.07 | 5至7节 | 第一章 电子系统的设计、EDA技术概述  | 　 | 3 | 　 | 　 | 教学地点：SJS103 |
| 2 | 9.14 | 5至7节 | 第二章 可编程逻辑器件基础 FPGA CPLD | 　 | 3 | 　 | 　 | 　 |
| 3 | 9.21 | 5至7节 | 第三章 VHDL编程基础 硬件描述语言、VHDL程序结构、VHDL语言要素 | 　 | 3 | 　 | 　 | 　 |
| 4 | 9.28 | 5至7节 | 第四章 QuartusII设计流程 概述、软件用户界面、文本输入、编译设置与编译、项目仿真、引脚配置 | 　 | 3 | 　 | 　 | 　 |
| 5 | 10.5 | 5至7节 | 编译设置与编译、项目仿真、引脚配置 | 　 | 　 | 　 | 3 | 　 | 　 | 　 |
| 6 | 10.8 | 5至7节 | 第五章 VHDL基本语句顺序语句 | 　 | 3 | 　 | 　 | 　 |
| 7 | 10.12 | 5至7节 | 并行语句、其他语句和说明 | 　 | 3 | 　 | 　 | 　 |
| 8 | 10.19 | 5至7节 | 第六章 VHDL设计共享 设计库、程序包 | 　 | 3 | QuartusII基本操作 | 2.4 | 教学地点：SJS309 |
| 9 | 10.26 | 5至7节 | PLD系统设计模块 | 　 | 3 | 全加器、半加器的设计 | 2.4 | 　 |
| 10 | 11.2 | 5至7节 | VHDL子程序 | 　 | 3 | D触发器的设计 | 2.4 | 　 |
| 11 | 11.9 | 5至7节 | 层次化建模与元件例化 | 　 | 3 | 计数器的设计 | 2.4 | 　 |
| 12 | 11.16 | 5至7节 | 第七章 有限状态机的设计 有限状态机概述、有限状态机编码 | 　 | 3 | 有限状态机的设计 | 2.4 | 　 |
| 13 | 11.23 | 5至7节 | 一般有限状态机的设计 | 　 | 3 | 编码器、译码器的设计 | 2.4 | 　 |
| 14 | 11.30 | 5至7节 | Moore型有限状态机的设计、Mealy型有限状态机的设计 | 　 | 3 | 存储器的设计 | 2.4 | 　 |
| 15 | 12.7 | 5至7节 | 设计实例 | 　 | 3 | 数码动态扫描现实电路的设计 | 2.4 | 　 |
| 16 | 12.17 | 5至7节 | 第八章 组合逻辑电路单元电路的设计、时序逻辑单元电路的设计 | 3 | 　 | 　 | 　 |
| 17 | 12.14 | 5至7节 | 存储器单元电路的设计 | 　 | 　 | 3 | 　 | 　 | 　 |
| 18 | 12.21 | 5至7节 | 连续和离散系统状态方程的求解 | 　 | 　 | 3 | 　 | 　 | 　 |
| 19 | 　 | 　 | 第九章 电子电路的VHDL综合设计 | 　 | 　 | 　 | 　 | 　 | 　 | 　 |
|  |  |  |  |  |  |  |  |  |  |  |
| 说明：1、开课单位为课程所属单位，可填多个单位。公共课（必修、选修）填“全校”； 2、备注：填写本学期课程讲授期间的答疑、考查、作业内容及有关教学活动地点等 |
|  |  |  |  |  |  |  |  |  |  |  |